

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

**特許第4187486号
(P4187486)**

(45) 発行日 平成20年11月26日 (2008.11.26)

(24) 登録日 平成20年9月19日 (2008.9.19)

(51) Int. Cl.

F 1

A 6 1 B 1/04 (2006.01)**G O 2 B 23/24 (2006.01)****H O 4 N 5/04 (2006.01)****H O 4 N 5/225 (2006.01)****H O 4 N 7/18 (2006.01)**

A 6 1 B 1/04 3 6 2 J

A 6 1 B 1/04 3 7 2

G O 2 B 23/24 B

H O 4 N 5/04 1 O 1

H O 4 N 5/225 C

請求項の数 3 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2002-250406 (P2002-250406)

(22) 出願日 平成14年8月29日 (2002.8.29)

(65) 公開番号 特開2004-81748 (P2004-81748A)

(43) 公開日 平成16年3月18日 (2004.3.18)

審査請求日 平成17年5月16日 (2005.5.16)

(73) 特許権者 000005430

フジノン株式会社

埼玉県さいたま市北区植竹町1丁目324
番地

(74) 代理人 100098372

弁理士 緒方 保人

(72) 発明者 阿部 一則

埼玉県さいたま市植竹町1丁目324番地
富士写真光機株式会社内

審査官 本郷 徹

(56) 参考文献 特開平04-146715 (JP, A)

特開平04-231928 (JP, A)

特開平01-223928 (JP, A)

最終頁に続く

(54) 【発明の名称】 電子内視鏡装置

(57) 【特許請求の範囲】

【請求項 1】

撮像素子を搭載する電子内視鏡がプロセッサ装置を含む本体側装置に接続され、この本体側装置から電子内視鏡へ電源を供給する電子内視鏡装置において、

上記電子内視鏡と上記本体側装置との間を電磁的に結合し、電源及び信号を供給するための電磁結合部と、

上記本体側装置に設けられ、上記電磁結合部へ交流電源を供給するための電源供給回路と、

上記電子内視鏡に設けられ、上記電磁結合部から供給される交流電源を取り出すための電源受給回路と、

上記電磁結合部の供給電源上に上記撮像素子で得られた映像信号を重畳し、かつ電子内視鏡側又はプロセッサ側の一方の基準パルスを、上記映像信号の第1フィールド又は第1フレームの所定のブランキング期間に重畳し、他方の基準パルスを上記映像信号の第2フィールド又は第2フレームの所定のブランキング期間に重畳する波形重畳回路と、

上記電磁結合部の供給電源上に重畳された映像信号と上記電子内視鏡側又はプロセッサ側の基準パルスを分離する分離回路と、

この分離回路から出力された電子内視鏡側又はプロセッサ側の基準パルスに同期した信号を形成する同期信号発生回路と、を設けたことを特徴とする電子内視鏡装置。

【請求項 2】

撮像素子を搭載する電子内視鏡がプロセッサ装置を含む本体側装置に接続され、この本

体側装置から電子内視鏡へ電源を供給する電子内視鏡装置において、

上記電子内視鏡と上記本体側装置との間を電磁的に結合し、電源及び信号を供給するための電磁結合部と、

上記本体側装置に設けられ、上記電磁結合部へ交流電源を供給するための電源供給回路と、

上記電子内視鏡に設けられ、上記電磁結合部から供給される交流電源を取り出すための電源受給回路と、

上記電磁結合部の供給電源上に上記撮像素子で得られた映像信号を重畳し、かつこの映像信号のフィールド又はフレーム内の複数の水平走査ブランキング期間に電子内視鏡側基準パルスを重ねると共に、この同一のフィールド又はフレーム内で上記電子内視鏡側基準パルスが重畳されない複数の水平走査ブランキング期間にプロセッサ側基準パルスを重畳する波形重畳回路と、

上記電磁結合部の供給電源上に重畳された映像信号と上記電子内視鏡側又はプロセッサ側の基準パルスを分離する分離回路と、

この分離回路から出力された電子内視鏡側又はプロセッサ側の基準パルスに同期した信号を形成する同期信号発生回路と、を設けたことを特徴とする電子内視鏡装置。

【請求項 3】

上記プロセッサ装置では、供給電源上から分離された映像信号の水平ライン信号を上記プロセッサ側同期信号発生器で形成された水平同期信号によって補正することとを特徴とする請求項 1 又は 2 記載の電子内視鏡装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は電子内視鏡装置、特にスコープである電子内視鏡をプロセッサ装置に接続するものにおいて、これらの間で電源を供給し、かつ映像信号を伝送するための構成に関する。

【0002】

【従来の技術】

電子内視鏡装置では、例えば固体撮像素子である CCD (Charge Coupled Device) が搭載された電子内視鏡 (スコープ) がプロセッサ装置にケーブル及びコネクタにて接続される。そして、このケーブル及びコネクタを介して、プロセッサ装置からスコープへ電源の供給、各種の制御信号の伝送が行われ、またスコープからプロセッサ装置へ映像信号及び各種の制御信号の伝送が行われる。

【0003】

即ち、プロセッサ装置から電源線によって供給された直流電源によってスコープは駆動され、一方スコープの CCD で撮像された映像信号が信号線を介してプロセッサ装置へ送られており、このプロセッサ装置にて映像信号に対し各種のカラー映像処理を施すことによって被観察体像がモニタに表示される。

【0004】

【発明が解決しようとする課題】

しかしながら、上記電子内視鏡装置では、スコープとプロセッサ装置を接続するケーブルに電源線と複数の信号線を含んでおり、このケーブルコネクタにおいては多ピン構造となるため、いずれかの接続ピンで接触不良が生じたり、接続ピンが破損したりする恐れがあり、コスト的にも高くなるという問題があった。

【0005】

本発明は上記問題点に鑑みてなされたものであり、その目的は、電子内視鏡とプロセッサ装置を電磁的に結合することにより接続電線をなくすことができ、また電磁結合した場合でも良好な映像を形成することができる電子内視鏡装置を提供することにある。

【0006】

【課題を解決するための手段】

上記目的を達成するために、請求項 1 記載の発明は、撮像素子を搭載する電子内視鏡が

10

20

30

40

50

プロセッサ装置を含む本体側装置に接続され、この本体側装置から電子内視鏡へ電源を供給する電子内視鏡装置において、上記電子内視鏡と上記本体側装置との間を電磁的に結合し、電源及び信号を供給するための電磁結合部と、上記本体側装置に設けられ、上記電磁結合部へ交流（ＡＣ）電源を供給するための電源供給回路と、上記電子内視鏡に設けられ、上記電磁結合部から供給される交流電源を取り出すための電源受給回路と、上記電磁結合部の供給電源上に上記撮像素子で得られた映像信号を重畳し、かつ電子内視鏡側又はプロセッサ側の一方の基準パルスを、上記映像信号の第１フィールド（インターレース走査の場合）又は第１フレーム（ノンインターレース走査の場合）の所定のブランキング期間に重畳し、他方の基準パルスを上記映像信号の第２フィールド又は第２フレームの所定のブランキング期間に重畳する波形重畳回路と、上記電磁結合部の供給電源上に重畳された映像信号と上記電子内視鏡側又はプロセッサ側の基準パルスを分離する分離回路と、この分離回路から出力された電子内視鏡側又はプロセッサ側の基準パルスに同期した信号を形成する同期信号発生回路と、を設けたことを特徴とする。

10

【０００７】

請求項２記載の発明は、撮像素子を搭載する電子内視鏡がプロセッサ装置を含む本体側装置に接続され、この本体側装置から電子内視鏡へ電源を供給する電子内視鏡装置において、上記電子内視鏡と上記本体側装置との間を電磁的に結合し、電源及び信号を供給するための電磁結合部と、上記本体側装置に設けられ、上記電磁結合部へ交流電源を供給するための電源供給回路と、上記電子内視鏡に設けられ、上記電磁結合部から供給される交流電源を取り出すための電源受給回路と、上記電磁結合部の供給電源上に上記撮像素子で得られた映像信号を重畳し、かつこの映像信号のフィールド又はフレーム内の複数の水平走査ブランキング期間に電子内視鏡側基準パルスを重畳すると共に、この同一のフィールド又はフレーム内で上記電子内視鏡側基準パルスが重畳されない複数の水平走査ブランキング期間にプロセッサ側基準パルスを重畳する波形重畳回路と、上記電磁結合部の供給電源上に重畳された映像信号と上記電子内視鏡側又はプロセッサ側の基準パルスを分離する分離回路と、この分離回路から出力された電子内視鏡側又はプロセッサ側の基準パルスに同期した信号を形成する同期信号発生回路と、を設けたことを特徴とする。

20

請求項３記載の発明は、上記プロセッサ装置では、供給電源上から分離された映像信号の水平ライン信号を上記プロセッサ側同期信号発生器で形成された水平同期信号によって補正することを特徴とする。

30

【０００８】

上記の構成によれば、電子内視鏡とプロセッサ装置が電線を用いずに電磁的に結合され、この電磁結合にて、プロセッサ装置から電子内視鏡へ交流電源が供給されると共に、この交流電源上に波形重畳する形で電子内視鏡からプロセッサ装置へ映像信号が伝送される。また、この映像信号には、例えば最初の第１フィールドにおける第１水平ライン信号のブランキング期間（又はオプティカルブラック期間）に、１０パルス程度の電子内視鏡側基準パルス（クロック信号）が重畳され、次の第２フィールドにおける第１水平ライン信号のブランキング期間に、１０パルス程度のプロセッサ側基準パルスが重畳される。

【０００９】

そして、プロセッサ装置では、例えばＰＬＬ動作によって上記１０パルス程度の電子内視鏡側基準パルスに同期したクロック信号が形成されると共に、電子内視鏡でも、ＰＬＬ動作によって上記１０パルス程度のプロセッサ側基準パルスに同期したクロック信号が形成され、これらの同期クロック信号とこれによって形成された各種タイミング信号に基づいて映像信号が処理される。これによれば、同期したタイミング信号によって良好な映像信号が得られる。なお、上記とは逆に、プロセッサ側基準パルスを第１フィールドの第１水平ライン信号のブランキング期間に重畳し、スコープ側基準パルスを第２フィールドの第１水平ライン信号のブランキング期間に重畳してもよい。

40

【００１０】

また、電子内視鏡が例えば２７万画素の撮像素子を搭載し、プロセッサ装置が４１万画素の撮像素子の処理を規準とするように構成されていて、両者で搭載する発振器の発振周波

50

数（２７万画素－１９．０６３２ＭＨｚ、４１万画素－２８．６３６３ＭＨｚ）が異なる場合があるが、請求項３の構成によれば、２７万画素の撮像素子で得られた映像信号の水平ライン信号は、プロセッサ装置側の発振信号で形成された水平同期信号によって補正され、水平方向で縮小する（又は拡大する）状態が解消され、良好な画像が得られる。

【００１１】

更に、請求項２の構成によれば、例えば１フィールド内の水平走査ブランキング期間に電子内視鏡側基準パルスとプロセッサ側基準パルスが交互に重畳されるので、両者のクロック信号の同期が良好にとれることになり、同期したタイミング信号によって画素単位のサンプリングが良好に行われるという利点がある。この場合も、異なる発振周波数の発振器を搭載する場合に効果を発揮する。

10

【００１２】

【発明の実施の形態】

図１及び図２には、第１実施例の電子内視鏡装置の構成が示されており、この第１実施例では、スコープ（電子内視鏡）ＡのＣＣＤ画素数とプロセッサ装置Ｂが基準とするＣＣＤ画素数が異なる場合について説明する。図１において、スコープＡは、電磁的に結合する電磁結合部１０によってプロセッサ装置Ｂに接続される。この電磁結合部１０は、プロセッサ装置Ｂ側に配置された一次巻線１０ａとスコープＡ側の二次巻線１０ｂを有し、これら一次巻線１０ａと二次巻線１０ｂは所定の間隔で配置されるように構成される。なお、この電子内視鏡装置では、ライトガイドを介して先端部から光照明するための光源装置を備えており、この光源装置に上記スコープＡを接続する光コネクタ部に上記電磁結合部１０を設け、ＡＣ電源を光源装置から供給し、映像信号などは光源装置とプロセッサ装置を結ぶ信号線で伝送するように構成してもよい。

20

【００１３】

上記スコープＡには、その先端部に例えば２７万画素のＣＣＤ１２が設けられており、またこのＣＣＤ１２を駆動するＣＣＤ駆動回路１３、交流（ＡＣ）を直流（ＤＣ）に変換する電源供給回路１４、この電源供給回路１４からのＤＣ電源により複数の電源電圧を形成する電源形成回路１５、上記電磁結合部１０から供給された交流電源やプロセッサ側基準パルス等を分離する波形分離回路１６、供給電源上に映像信号（インターレース走査）を波形重畳しかつこの映像信号の例えば第１フィールド第１水平ライン信号のブランキング期間にスコープ側基準パルスを重畳する波形重畳回路１７、プロセッサ側基準パルスの位相と発振信号の位相を比較する位相比較回路１８、画素単位のクロック信号（例えば周波数１９．０６３２ＭＨｚ）、水平同期（ＨＤ）信号、垂直同期（ＶＤ）信号、リセット信号等の信号を形成するタイミングジェネレータ（ＴＧ）１９が設けられる。

30

【００１４】

このタイミングジェネレータ１９は、２７万画素ＣＣＤ１２の駆動用周波数１９．０６３２ＭＨｚを発振する水晶発振器１９ａと可変容量ダイオード１９ｂを有し、上記スコープ側基準パルスとして上記周波数１９．０６３２ＭＨｚのクロック信号を出力し、また上記位相比較回路１８と共にＰＬＬ（Phase Locked Loop）を形成することによってプロセッサ側基準パルスに同期した信号を発生させる同期信号発生回路として機能する。更に、上記ＣＣＤ１２の出力信号を入力するバッファ２０及びスコープＡの各回路を統括制御するマイコン２１等が設けられている。

40

【００１５】

一方、プロセッサ装置Ｂには、電磁結合部１０を介してスコープＡへＡＣ電源を供給するための電源供給回路２３、供給電源上において制御信号やプロセッサ側基準パルスの波形を第２フィールド第１水平ライン信号のブランキング期間に重畳する波形重畳回路２４、高域通過フィルタ（ＨＰＦ）又は帯域通過フィルタ（ＢＰＦ）からなり、ＡＣ成分である上記映像信号やスコープ側基準パルスを分離する波形分離回路２５が設けられる。この波形分離回路２５のＨＰＦ又はＢＰＦとしては、例えば周波数１４．３２±１．７９ＭＨｚの帯域を通過させるものが用いられる。また、この波形分離回路２５の出力を入力するように、位相比較回路２６及び同期信号発生器（ＳＳＧ）２７が設けられており、この位相

50

比較回路 26 はスコープ側基準パルスの位相と発振信号の位相を比較し、その位相差に比例した電圧を発生させる。

【0016】

上記同期信号発生器 27 は、L (コイル)、C (コンデンサ)、R (抵抗) を組み合わせて構成される周知の LCR 発振器 27a、可変容量ダイオード 27b 有し、例えば 41 万画素 CCD の駆動用の周波数 28.6363 MHz を発生させると共に、この LCR 発振器 27a と可変容量ダイオード 27b の接続点に上記位相比較回路 26 の出力電圧を入力し、PLL を形成することにより、上記スコープ側基準信号に同期させたクロック信号、水平同期 (HD) 信号、垂直同期 (VD) 信号等を発生させる。また、この同期信号発生器 27 は、分周器を備え、スコープ A 側 CCD 12 の駆動周波数 19.0632 MHz に合わせたクロック信号及びプロセッサ側基準パルスとして、発振周波数 28.6363 MHz を 2/3 分周した 19.0909 MHz を形成する。なお、上記 LCR 発振器 27a の代わりに、水晶発振器を用いてもよい。

10

【0017】

更に、このプロセッサ装置 B には、各回路を統括制御するマイコン 31 が設けられ、更に上記波形分離回路 25 から映像信号を入力し、相関二重サンプリングを行う相関二重サンプリング (CDS) 回路 32、A/D 変換器 33、映像信号に対しカラー映像形成のための各種処理を施す DSP (デジタルシグナルプロセッサ) 回路 34、映像の拡大・縮小を電子的に行う電子ズーム回路 35、D/A 変換器 36、アンプ 37 等が設けられる。そして、上記電子ズーム回路 35 では、通常の拡大・縮小だけでなく、スコープ A とプロセッサ装置 B で用いられるクロック周波数の相違によって生じる水平方向の幅の縮小又は拡大を補正する。

20

【0018】

図 2 には、スコープ A の電源供給回路 14 から波形重畳回路 17 までの具体的な回路が示されており、上記波形重畳回路 17 では、電磁結合部 10 に繋がる電源/信号線 70 とアースとの間に、コイル L_2 とトランジスタ Tr が配置され、このトランジスタ Tr のコレクタがコイル L_2 の一端、エミッタがアースに接続され、このトランジスタ Tr のベースに、重畳信号として上記バッファ 20 からの映像信号と上記タイミングジェネレータ 19 からの基準クロックパルスが与えられる。上記波形分離回路 16 は、高域通過フィルタ (HPF - これは帯域通過フィルタでもよい) 16a と低域通過フィルタ (LPF) 16b を有し、この HPF 16a は例えば周波数 4.32 ± 1.79 MHz の帯域を通過させるもので、電磁結合部 10 から供給された信号成分、即ちプロセッサ側基準パルスや制御信号を分離する。また、LPF 16b は電源周波数 50 Hz 又は 60 Hz を通過させるものからなり、電磁結合部 10 から供給された AC 電源を分離する。

30

【0019】

上記電源供給回路 14 には、上記 LPF 16b で分離された交流電源を入力し直流に変換するコンバータ 14c が設けられ、上記電源形成回路 15 には、スコープ A 内で必要とされる例えば DC 電圧 V_1 , V_2 , V_3 を形成するためのスイッチングレギュレータ 15a, 15b, 15c が設けられる。なお、上述した波形重畳回路 17 の構成は、プロセッサ装置 B における波形重畳回路 24 の構成としても同様に用いられる。

40

【0020】

第 1 実施例は以上の構成からなり、上記プロセッサ装置 B の電源を投入すると、電源供給回路 23 から AC 電源が電磁結合部 10 を介してスコープ A へ供給され、このスコープ A の波形分離回路 16 にて AC 電源が取り出される。即ち、図 3 には、AC 電源及び信号を重畳及び分離する状態が示されており、この図 3 (B) の電磁結合部 10 で供給される AC 電源及び信号は、波形分離回路 16 の LPF 16b により図 3 (C) に示される波形 100 の AC 電源が取り出される。この AC 電源は、電源供給回路 14 へ供給され、この中のコンバータ 14c で AC - DC 変換が行われ、これによって DC 電源が電源形成回路 15 へ供給される。この電源形成回路 15 では、スイッチングレギュレータ 15a, 15b, 15c によって複数の DC 電源 ($V_1 \sim V_3$) が形成され、これらが各回路へ供給され

50

る。

【 0 0 2 1 】

そして、上記 D C 電源が C C D 駆動回路 1 3 へ供給されると、この C C D 駆動回路 1 3 によって C C D 1 2 が駆動され、被観察体が撮像される。この C C D 1 2 から出力された撮像信号（映像信号）は、バッファ 2 0 を介して波形重畳回路 1 7 へ供給され、この波形重畳回路 1 7 によって、映像信号が A C 電源上に重畳されると同時に、タイミングジェネレータ 1 9 から出力された周波数 1 9 . 0 6 3 2 M H z の基準パルス（クロック信号）が 1 0 パルス程度、同期用信号として上記映像信号の水平走査ブランキング期間に重畳される。

【 0 0 2 2 】

即ち、図 3（B）に示されるように、交流波形 1 0 0 の上に図 3（A）の水平走査同期のタイミングで第 1 フィールド（インターレース走査する場合）の水平ライン信号波形（実質的な映像部分） S_{a1} 、 S_{a2} ...、第 2 フィールドの水平ライン信号波形 S_{b1} 、 S_{b2} 、 S_{b3} ... が重畳される。そして、この第 1 フィールドの第 1 水平ライン（1 H）のブランキング期間 B_{a1} に、基準パルス S_e が 1 0 パルス程度、重畳され、この基準パルスは映像信号と共に電磁結合部 1 0 を介してプロセッサ装置 B へ送られる。

【 0 0 2 3 】

一方、プロセッサ装置 B の波形分離回路 2 5 では、上記電磁結合部 1 0 を介して供給される信号成分が分離されることになり、図 3（E）に示される H P F 出力が得られる。この H P F 1 6 a の出力は、図 3（F）のようにブランキング期間 B_{a1} から分離したスコープ側基準パルス S_e と、図 3（G）のように水平ライン信号 S_{a1} 、 S_{a2} 、... S_{b1} 、 S_{b2} ... からなりレベルシフトされた映像信号に分離され、前者のスコープ側基準パルス S_e は位相比較回路 2 6 を介して同期信号発生器 2 7 へ供給され、後者の映像信号は C D S 回路 3 2 へ供給される。そして、上記の位相比較回路 2 6 及び同期信号発生器 2 7 では、P L L が機能し可変容量ダイオード 2 7 b に加えられる電圧が変化することによって上記基準パルス S_e （周波数 1 9 . 0 6 3 2 M H z）に同期したクロック信号、そして水平同期信号、垂直同期信号等のタイミング信号が形成される。

【 0 0 2 4 】

即ち、上記の基準パルス S_e の重畳位置が第 1 フィールドの第 1 水平ライン信号であることが予め決められているので、上記同期信号発生器 2 7 では、このパルス S_e の入力に基づいて水平走査の同期、垂直走査の同期がとれることになり、これらの水平同期信号及び垂直同期信号或いはその他のタイミング信号は、C D S 回路 3 2 等へ供給される。そして、この C D S 回路 3 2 では、入力された映像信号が相関二重サンプリングされ、次段の A / D 変換器 3 3 でデジタル信号とされた信号は、D S P 回路 3 4 にてカラー映像処理が施され、電子ズーム回路 3 5、D / A 変換器 3 6 及びアンプ 3 7 を介してモニタへ供給される。

【 0 0 2 5 】

ところで、当該実施例はスコープ A 側の基準パルス（クロック信号）とプロセッサ装置 B 側の基準パルスの周波数が相違しており、プロセッサ装置 B にてスコープ側基準パルスに基づいて同期をとるだけでは、不十分となる。即ち、1 0 パルス程度の基準パルスは、スコープ A からプロセッサ装置 B までの長さを伝送すること、電磁結合部 1 0 を通すこと、P L L を構成する回路が温度特性を持つこと等によって、その波形に歪みが生じ、この波形歪みによって正確な同期状態が得られなくなる。そこで、当該例では、スコープ A でもプロセッサ側基準パルスに基づいて同期をとるようにしている。

【 0 0 2 6 】

第 1 実施例のプロセッサ装置 B の同期信号発生器 2 7 では、発振器 2 7 a の発振周波数 2 8 . 6 3 6 3 M H z を 2 / 3 分周した周波数 1 9 . 0 9 0 9 M H z のプロセッサ側基準パルスが形成され、マイコン 3 1 の制御に基づき、波形重畳回路 2 4 にて、上記プロセッサ側基準パルスが 1 0 パルス程度、入力され、この基準パルスが同期用信号として上記映像信号の第 2 フィールド第 1 水平ライン信号のブランキング期間に重畳される。即ち、図 3

10

20

30

40

50

(B)に示されるように、供給電源上における第2フィールドの第1水平ライン(1H)のブランキング期間 B_{b1} に、基準パルス S_p が10パルス程度、重畳される。

【0027】

そして、スコープAの波形分離回路16では、図3(D)に示されるように、HPF16aによって第2フィールド第1水平ライン信号 S_{b1} のブランキング期間 B_{b1} に存在するプロセッサ側基準パルス S_p が分離され、この基準パルス S_p は位相比較回路18を介してタイミングジェネレータ19へ供給される。このタイミングジェネレータ19では、PLLが機能し可変容量ダイオード19bに加えられる電圧が変化することによって、上記基準パルス S_p (周波数19.0909MHz)に同期したクロック信号が形成される。即ち、上記プロセッサ側基準パルス S_p の重畳位置が第2フィールドの第1水平ライン信号

10

【0028】

このようにして、プロセッサ装置Bでは、第1フィールド第1水平ライン信号 S_{a1} に重畳したスコープ側基準パルス S_e に同期させ、かつスコープAでは、第2フィールド第1水平ライン信号 S_{b1} に重畳したプロセッサ側基準パルス S_p に同期させることにより、波形歪みの生じない安定した信号同期が行われる。

【0029】

そして、当該例の電子ズーム回路35では、水平ライン信号(水平幅)の補正が行われる。当該例では、スコープ側基準パルスの周波数19.0632MHzとプロセッサ側基準

20

【0030】

そこで、当該例の電子ズーム回路35では、上記同期信号発生器27にて発振周波数28.6363MHzから形成した約63.5 μ secの水平同期信号によって、水平ライン信号を補正する。即ち、電子ズーム回路35に設けられた画像メモリにおいて、スコープ側基準パルスに同期したタイミングで書き込まれた画像データを、約63.5 μ secの水平同期信号のタイミングで読み出すことにより、図4の画素h(数画素~数十画素)分が引

30

【0031】

上記第1実施例では、スコープ側基準パルス S_e とプロセッサ側基準パルス S_p の双方を重畳するようにしたが、いずれか一方のみを重畳するようにしてもよいし、またスコープ側基準パルス S_e を第1フィールドの他の水平ライン信号のブランキング期間に重畳し、プロセッサ側基準パルス S_p を第2フィールドの他の水平ライン信号のブランキング期間に重畳してもよい。更に、ノンインターレース走査の場合は、スコープ側基準パルス S_e を第1(最初の)フレームの第1水平ライン信号のブランキング期間に重畳し、プロセッサ側基準パルス S_p を第2フレームの第1水平ライン信号のブランキング期間に重畳することができる。

40

【0032】

また、上記第1実施例とは逆に、プロセッサ側基準パルス S_p を第1フィールド(又は第1フレーム)の第1水平ライン信号のブランキング期間(B_{a1})に重畳し、スコープ側基準パルス S_e を第2フィールド(又は第2フレーム)の第1水平ライン信号のブランキング期間(B_{b1})に重畳することもできる。即ち、プロセッサ装置Bから先にプロセッサ側基準信号を送った場合でも、スコープAのタイミングジェネレータ19では上記基準パルスに同期したクロック信号が形成され、かつこの基準パルスの位置が第1フィールドの第1水平ライン信号(水平同期信号)であることが認識できるので、水平走査の同期、垂直走査の同期がとれることになる。

【0033】

50

図5には、本発明の第2実施例を説明するためのサンプリング処理が示されており、この第2実施例は更に高精度の信号処理を実現するために双方の基準パルスを1フィールド内に交互に繰り返して重畳したものである。即ち、図1のCCD S (相関二重サンプリング)回路32では、CCD 12の出力信号が画素単位でサンプルホールドされており、例えば図5(A)の水平ライン信号に示されるように、上記CCD 12の出力は画素単位に降下する信号となるが、これが上記CCD S回路32を通ると、図5(B)のように、画素単位の振幅がホールドされ、図5(A)のCCD出力振幅の包絡線からなる信号が映像信号として抽出される。

【0034】

しかし、上記同期信号発振器27から出力されるタイミングパルスに、CCD 12側の出力(読出し)タイミングパルスとの位相ずれが僅かでもあれば、サンプリングされる画素信号の振幅を正確に捉えることができなくなり、良好な映像信号が得られない結果となる。特に、スコープAとプロセッサ装置Bとで異なる周波数の発振器19a, 27aを用いる場合は、双方の基準パルスの位相が最初から一致せず、位相ずれも大きくなる。そこで、第2実施例では、映像信号の1フィールド内水平ライン信号のブランキング期間毎にスコープ側基準パルスとプロセッサ側基準パルスを交互に重畳する。

【0035】

図6には、この第2実施例の電磁結合部10にて供給されるAC電源及び信号が示されており、供給されるAC電源上には、第1実施例と同様に、水平走査期間1H, 2H, 3H...の水平ライン(走査)信号 S_{a1} , S_{a2} , S_{a3} ...からなる映像信号(四角部分は実質の映像部分)がフィールド単位で重畳される。そして、スコープAでは、この1フィールド内の例えば水平ライン信号 S_{a1} , S_{a3} , S_{a5} ...のブランキング期間 B_{a1} , B_{a3} , B_{a5} ...に、周波数19.0632MHzのスコープ側基準パルス S_e が10パルス程度、重畳され、またプロセッサ装置Bでは、交互となる水平ライン信号 S_{a2} , S_{a4} , S_{a6} ...のブランキング期間 B_{a2} , B_{a4} , B_{a6} ...に、周波数19.0909MHz(発振周波数28.6363MHzを2/3分周したもの)の基準パルス S_p が10パルス程度、重畳される。

【0036】

このような重畳動作と同時に、基準パルス S_e を入力した位相比較回路26及び同期信号発生回路27では、PLL動作により基準パルス S_e に同期した信号が形成され、基準パルス S_p を入力した位相比較回路18及びタイミングジェネレータ19でも、PLL動作により基準パルス S_p に同期した信号が形成され、これらの同期信号によって、クロック信号、次の基準パルス、そして水平同期信号、垂直同期信号等のタイミング信号が形成される。

【0037】

このような基準パルス S_e , S_p の双方向の送信及び同期は、スコープAから映像信号が出力される限りにおいて継続されており、第2実施例では、CCD 12の読出しタイミングに同期したタイミング信号をCCD S回路32に供給することができ、このCCD S回路32では良好な相関二重サンプリング及びホールドが行われる。この結果、画素信号振幅の包絡線を正確に捉えた映像信号が形成される。

【0038】

また、この第2実施例では、スコープAのタイミングジェネレータ19に水晶発振器19aを用い、プロセッサ装置Bの同期信号発生器27にLCR発振器27aを用いることにより、大きな位相ずれに対しても良好に追従した同期動作を行えるという利点がある。即ち、LCR発振器27aは水晶発振器19aに比較してQ値幅が大きくなるので、スコープAとプロセッサ装置Bとで周波数の異なる発振器を搭載する場合でも、基準パルス S_e , S_p の交互の送信に基づいた良好な同期信号によって、映像信号のサンプルホールドを正確に行うことが可能となる。また、第2実施例において、ノンインターレース走査の場合は、1フレーム内の水平走査ブランキング期間毎に、スコープ側基準パルス S_e とプロセッサ側基準パルス S_p を交互に重畳することになる。

【 0 0 3 9 】

なお、上記第 1 及び第 2 実施該例では、画素数の異なる C C D (2 7 万画素) を搭載したスコープ A をプロセッサ装置 B に接続する場合を説明したが、プロセッサ装置 B で標準となる画素数、例えば 4 1 万画素の C C D を搭載したスコープを接続することができ、この場合も本発明を同様に適用して処理の精度を向上させることができる。

【 0 0 4 0 】

【発明の効果】

以上説明したように、本発明によれば、電子内視鏡とプロセッサ装置との間を電磁結合部で電磁的に結合し、電子内視鏡側では供給電源上に映像信号を重畳し、かつ例えば映像信号の第 1 フィールド又は第 1 フレームのブランキング期間に電子内視鏡側基準パルスを重ねし、映像信号の第 2 フィールド又は第 2 フレームのブランキング期間にプロセッサ側基準パルスを重ねし、これらの基準パルスに同期したタイミング信号によって映像処理を行うようにしたので、電源線や信号線を用いることなく、電磁結合部にて電子内視鏡とプロセッサ装置を接続することができ、この結果、接続ピンの接触不良等もなくなり、製作コストも削減される。また、上記電磁結合部にて電子内視鏡とプロセッサ装置との間の電氣的なアイソレーションをとることができ、従来において採用されているアイソレーション手段をなくして構成の簡略化が図れるという利点もある。

【 0 0 4 1 】

また、画素数の異なる撮像素子を搭載する電子内視鏡を用いる場合でも良好な映像を形成することが可能となり、請求項 3 の発明の場合は、水平方向の幅が縮小又は拡大する状態が解消され、良好な画像が得られる。更に、請求項 2 の発明の場合は、サンプルホールドを正確に行うことができ、被観察体の映像を更に良好に形成・表示することが可能となる。

【図面の簡単な説明】

【図 1】本発明の第 1 実施例に係る電子内視鏡装置の構成を示すブロック図である。

【図 2】第 1 実施例の電源供給回路、電源形成回路、波形分離回路及び波形重畳回路の具体的な構成を示す図である。

【図 3】第 1 実施例で用いられる A C 電源及び信号を重ね及び分離する状態を示す波形図である。

【図 4】第 1 実施例で処理され、モニタ上に表示された円形被写体を示す図である。

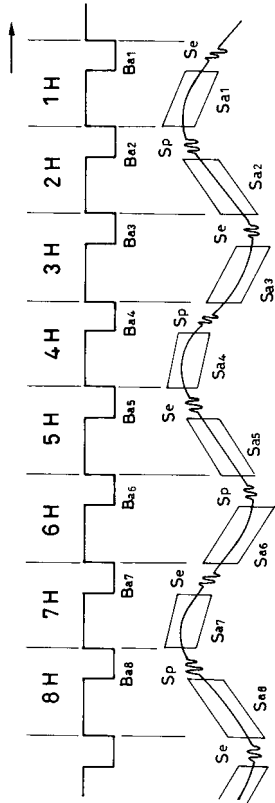
【図 5】図 1 の C D S 回路におけるサンプリング処理を示す波形図である。

【図 6】第 2 実施例の波形重畳回路により供給 (A C) 電源上に伝送信号が重畳された状態を示す図である。

【符号の説明】

A ... スコープ (電子内視鏡)、 B ... プロセッサ装置、
 1 2 ... C C D、 1 4 ... 電源供給回路、
 1 4 C ... コンバータ、 1 6 , 2 5 ... 波形分離回路、
 1 6 a ... H P F (高域通過フィルタ)、
 1 6 b ... L P F (低域通過フィルタ)、
 1 7 , 2 4 ... 波形重畳回路、
 1 9 ... タイミングジェネレータ (T G)、
 1 9 a ... 水晶発振器、 2 1 , 3 1 ... マイコン、
 2 3 ... 電源供給回路、 1 8 , 2 6 ... 位相比較回路、
 2 7 ... 同期信号発生器 (S S G)、
 2 7 a ... L C R 発振器、 3 2 ... C D S 回路、
 3 4 ... D S P 回路、 3 5 ... 電子ズーム回路。

【図 6】



フロントページの続き

(51)Int.Cl.

F I

H 0 4 N 7/18

M

(58)調査した分野(Int.Cl. , D B 名)

A61B 1/04

G02B 23/24

H04N 5/04

H04N 5/225

H04N 7/18

专利名称(译)	电子内视镜装置		
公开(公告)号	JP4187486B2	公开(公告)日	2008-11-26
申请号	JP2002250406	申请日	2002-08-29
[标]申请(专利权)人(译)	富士写真光机株式会社		
申请(专利权)人(译)	富士摄影光学有限公司		
当前申请(专利权)人(译)	富士公司		
[标]发明人	阿部一則		
发明人	阿部 一則		
IPC分类号	A61B1/04 G02B23/24 H04N5/04 H04N5/225 H04N7/18		
FI分类号	A61B1/04.362.J A61B1/04.372 G02B23/24.B H04N5/04.101 H04N5/225.C H04N7/18.M A61B1/00.680 A61B1/00.682 A61B1/00.683 A61B1/05 H04N5/225 H04N5/225.500 H04N5/232.290 H04N5/232.300 H04N5/232.410		
F-TERM分类号	2H040/FA13 2H040/GA02 2H040/GA11 4C061/AA00 4C061/BB00 4C061/CC06 4C061/DD03 4C061/GG01 4C061/JJ11 4C061/LL01 4C061/NN03 4C061/UU01 4C161/AA00 4C161/BB00 4C161/CC06 4C161/DD03 4C161/GG01 4C161/JJ11 4C161/LL01 4C161/NN03 4C161/UU01 5C020/AA04 5C020/AA07 5C020/AA11 5C022/AA09 5C022/AB40 5C022/AC42 5C022/AC69 5C022/AC75 5C054/AA01 5C054/BA02 5C054/CC07 5C054/DA07 5C054/EC01 5C054/EC06 5C054/HA12 5C122/DA26 5C122/EA55 5C122/FG12 5C122/FH17 5C122/GF04 5C122/HA45 5C122/HB02 5C122/HB05		
审查员(译)	本乡 彻		
其他公开文献	JP2004081748A JP2004081748A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过将示波器与处理器单元电磁耦合来消除电线，即使示波器和处理器单元是电磁耦合的，也能形成良好的图像。解决方案：示波器A和处理器单元B通过电磁耦合单元10电磁耦合，图像信号叠加在示波器A侧的供电AC电源上，并且示波器侧参考脉冲叠加在消隐周期中。第一场图像信号的第一水平线信号。在单元B中，处理器侧参考脉冲叠加在第二场第一水平线信号的消隐时段中。通过与这些参考信号同步的每种类型的定时信号处理图像。两个参考脉冲在一个场中彼此叠加，并且可以彼此重复同步。

【 图 1 】

